

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

LEVEL CONTROL CIRCUIT

Patent Number: JP5198092
Publication date: 1993-08-06
Inventor(s): TANAKA MASATO; others: 02
Applicant(s): SONY CORP
Requested Patent: ☐ JP5198092
Application Number: JP19920027502 19920120
Priority Number(s):
IPC Classification: G11B20/04; H03G3/20; H03G3/30
EC Classification:
Equivalents:

Abstract

PURPOSE: To prevent a level from varying abruptly or discontinuously even when manual level control is performed.

CONSTITUTION: This level control circuit has an attenuator consisting of an analog attenuator 1 and a digital attenuator (digital multiplier 3) and when, for example, a sound recording variable resistor 30 is operated by manual operation, the manual adjustment value from a manual adjustment register 22 corresponding to the manipulated variable is smoothed through a low-pass filter 26 and used as the control value of the level adjustment of the attenuator.

Data supplied from the **esp@cenet** database - I2

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-198092

(43)公開日 平成5年(1993)8月6日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 B 20/04	1 0 1 Z	9294-5D		
H 0 3 G 3/20		A 7350-5J		
		E 7350-5J		
// H 0 3 M 1/18		9065-5J		

審査請求 未請求 請求項の数1(全 20 頁)

(21)出願番号 特願平4-27502

(22)出願日 平成4年(1992)1月20日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 田中 正人

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72)発明者 橋本 充夫

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72)発明者 高畑 弘

東京都練馬区向山2-9-2-106

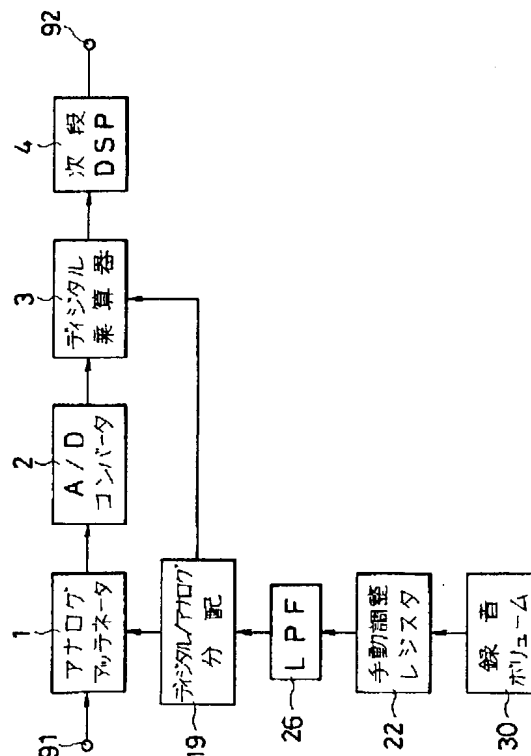
(74)代理人 弁理士 小池 晃 (外2名)

(54)【発明の名称】 レベルコントロール回路

(57)【要約】

【構成】 アナログアッテネータ1とデジタルアッテネータ（デジタル乗算器3）とで構成されるアッテネータを有し、マニュアル動作で例えば録音ボリューム30を操作した時に、その操作量に対応する手動調整レジスタ22からの手動調整値を、ローパスフィルタ26に通して平滑化してアッテネータのレベル調整における制御値とする。

【効果】 マニュアルのレベルコントロールを行ってもレベルが急激に変化したり、レベルが不連続に変化したりしない。



【特許請求の範囲】

【請求項1】 入力アナログ信号の信号レベルを調整するアナログ可変利得手段と、

上記アナログ可変利得手段の出力をアナログ／デジタル変換するアナログ／デジタル変換手段と、

上記アナログ／デジタル変換手段の出力に対してデジタル的に信号レベルを調整するデジタル可変利得手段と、

手動により信号レベルを設定する際の手動操作に対応した手動制御値を保持する手動制御値保持手段と、

上記手動制御値保持手段の出力信号をデジタル的に平滑化する平滑化手段とを有し、

上記平滑化手段により平滑化された上記手動制御値に基づいて上記アナログ可変利得手段と上記デジタル可変利得手段でのレベル調整を行うことを特徴とするレベルコントロール回路。

【発明の詳細な説明】**【0001】**

【産業上の利用分野】 本発明は、例えばオーディオ信号等のレベルをコントロールするレベルコントロール回路に関するものである。

【0002】

【従来の技術】 従来より、例えばテープレコーダ等で磁気テープにオーディオ信号を記録する際には、入力されたオーディオ信号のレベルをコントロールすることで上記磁気テープに対する記録信号レベルを最適化する。この場合は、一般に入力信号をAGC（オートゲインコントロール）回路を介して記録系に供給するように構成し、この構成により記録系の磁気ヘッドに対して最適な録音電流が流れるようなレベルコントロールを行うようにしている。

【0003】 また、例えば、既に録音されている磁気テープに対して他のオーディオ信号をミキシングする場合や、フェードアウト等を手動で行いたいとき、或いは、自分の好みのレベルで録音を行いたい場合には、入力信号のレベルをマニュアル操作でコントロールし、録音レベルを自分で定めることができるような機能を付加することが好ましい。当該機能は、例えば、手動の録音ボリュームを付加することで実現される。

【0004】

【発明が解決しようとする課題】 ところで、上記テープレコーダとして例えばデジタルで信号を記録するデジタルテープレコーダが存在する。このデジタルテープレコーダにおいて、上記マニュアル操作によって入力オーディオ信号のレベルをコントロールする場合には、通常、先ず入力アナログオーディオ信号の信号レベルをアナログアッテネータで調整する。この場合、上記手動録音ボリュームの操作量に応じて上記アナログアッテネータでのレベル調整量を変化させることにより上記入力アナログオーディオ信号のレベルを調整した後に、例え

ばアナログ／デジタル（A/D）コンバータ等によりA/D変換し、このA/D変換されたデジタル信号を更に必要に応じて微調整して磁気テープに記録することが行われる。

【0005】 しかし、上述したような従来のデジタルテープレコーダ等において信号レベルをマニュアル操作するマニュアルレベルコントロール録音では、録音ボリュームの設定値が飛び飛びの値となる。すなわち、上記手動録音ボリュームの操作量の変化を信号のレベル調整量に対応させると例えば2 dB程度の飛び飛びのステップとなる場合が多く、したがって、レベル（音量）が急激に変化してノイズが発生するようになったり、また、レベル（音量）が不連続に変化するのが人の耳で聞いた場合に判るようになる。

【0006】 そこで、本発明は、上述のような実情に鑑みて提案されたものであり、マニュアルのレベルコントロールを行う場合に、レベルが急激に変化したり、レベルが不連続に変化しないレベルコントロール回路を提供することを目的とするものである。

【0007】

【課題を解決するための手段】 本発明のレベルコントロール回路は、上述の目的を達成するために提案されたものであり、入力アナログ信号の信号レベルを調整するアナログ可変利得手段と、上記アナログ可変利得手段の出力をアナログ／デジタル変換するアナログ／デジタル変換手段と、上記アナログ／デジタル変換手段の出力に対してデジタル的に信号レベルを調整するデジタル可変利得手段と、手動により信号レベルを設定する際の手動操作に対応した手動制御値を保持する手動制御値保持手段と、上記手動制御値保持手段の出力信号をデジタル的に平滑化する平滑化手段とを有し、上記平滑化手段により平滑化された上記手動制御値に基づいて上記アナログ可変利得手段と上記デジタル可変利得手段でのレベル調整を行うようにしたものである。

【0008】 すなわち、本発明のレベルコントロール回路は、例えば、アナログ可変利得手段とデジタル可変利得手段で構成されるアッテネータを使用したマニュアルゲインコントロールが可能なテープレコーダ等に適用されるものであって、上記テープレコーダでの録音の際に、マニュアル動作で例えば録音ボリュームを操作した時に、当該操作量に対応する手動制御値保持手段からの手動制御値が飛び飛びの値を取っていたとしても、当該手動制御値を平滑化手段（例えばローパスフィルタ）に通すことでその変化を滑らかにし、この平滑手段を介した信号を、上記アッテネータでのレベル調整を行うための制御値とするようにしたものである。

【0009】 また、本発明のレベルコントロール回路においては、録音ボリュームの操作量とアナログ可変利得手段（アナログアッテネータ）の分解能を合わせる（言い換えれば上記操作量に対応する制御値をアナログ可変

利得手段のみが動作（デジタル可変利得手段側は減衰無し又は最小）する値に限定することにより、アナログ／デジタル変換手段（A/Dコンバータ）のダイナミックレンジを損なわないようにすることも可能である。

【0010】すなわち、録音ボリュームの操作に対応した手動制御値をアナログ可変利得手段のみが動作する値に限定することで、定常状態ではデジタル可変利得手段は動作せずにアナログ／デジタル変換手段の出力の情報をそのまま伝えるので（デジタル可変利得手段は例えば1以下の係数を乗算しかつ少数点以下の桁は有限なので情報が減ってしまう）、ダイナミックレンジを損なわない。更に、過渡的な状態ではデジタル可変利得手段がアナログ可変利得手段の出力を補間して滑らかに変化させており、その後、時間が経つと平滑化手段が収束してデジタル可変利得手段は動作しなくなる。

【0011】

【作用】本発明のレベルコントロール回路によれば、手動制御値を平滑化手段に通すことで、手動制御値を変化させた場合の急激な変化を滑らかに補間でき、この補間された制御値でデジタル可変利得手段を動作させることで、信号レベル調整時のゲイン変化に伴うノイズの発生がなく、また、ゲイン変化も連続的となる。

【0012】

【実施例】以下、本発明の実施例を図面を参照しながら説明する。

【0013】本発明の実施例のレベルコントロール回路は、図1に示すように、入力端子91を介して供給される入力アナログ信号の信号レベルを調整するアナログ可変利得手段であるアナログアッテネータ1と、上記アナログアッテネータ1の出力をアナログ／デジタル（A/D）変換するアナログ／デジタル変換手段であるA/Dコンバータ2と、上記A/Dコンバータ2の出力に対してデジタル的に信号レベルを調整するデジタル可変利得手段であるデジタルアッテネータ（デジタル乗算器）3と、手動操作に応じた操作量を出力する手動操作量出力手段としての録音ボリューム30と、上記録音ボリューム30の操作量に対応した手動制御値を保持する手動制御値保持手段としての手動調整レジスタ22と、上記手動調整レジスタ22の出力信号をデジタル的に平滑化する平滑化手段であるローパスフィルタ

（LPF）26と、上記ローパスフィルタ26を介した手動制御値を上記アナログアッテネータ1とデジタル乗算器3にそれぞれ分配するデジタル／アナログ分配回路19とを有し、上記ローパスフィルタ26により上記平滑化されると共に上記デジタル／アナログ分配回路19でそれぞれ分配された制御値に基づいて上記アナログアッテネータ1と上記デジタル乗算器3でのレベル調整を行うようにしたものである。

【0014】すなわち、この図1において、例えばマイ

クロホンやライン入力のアナログオーディオ信号が入力端子91に供給され、上記アナログアッテネータ1に送られる。当該アナログアッテネータ1は、上記端子91からのアナログのオーディオ信号を任意に減衰する。なお、本実施例では、上記アナログアッテネータ1は例えば2dBステップでアッテネート値が設定されるようになっている。

【0015】上記アナログアッテネータ1の出力は次段のA/Dコンバータ2へ送られる。当該A/Dコンバータ2は、上記アナログアッテネータ1によりプリアッテネートされたアナログオーディオ信号をデジタル信号に変換して、後段のデジタル乗算器3に送る。

【0016】上記デジタル乗算器3は、上記A/Dコンバータ2でデジタル変換されたオーディオ信号に例えば1以下の係数を乗算して数値を小さくする（アッテネート）ものであり、上記アナログアッテネータ1の2dBステップの間を補間して細かなレベル調整を行うために使用されるものである。なお、本実施例では、上記デジタル乗算器3は例えば約0.25dBステップの分解能に設定されている。また、本実施例においては、例えば、フェードアウト等のように大きく減衰させる時には当該デジタル乗算器3でも減衰させることによって、A/Dコンバータ2のノイズも含めて減衰させることができる。

【0017】本実施例では、上記アナログアッテネータ1と、上記A/Dコンバータ2の次のデジタル乗算器3とを合わせてアッテネータが構成されており、これらアッテネータが上記録音ボリューム30での操作量に対応した上記手動調整レジスタ22からの手動制御値によって制御されることで、マニュアルゲインコントロールが実現されるようになっている。なお、当該アッテネータは本来の目的の他に入力動作範囲を広くすることも目的としている。

【0018】上記手動調整レジスタ22には上記録音ボリューム30での手動操作に対応する信号が供給される。なお、上記録音ボリューム30からの操作量は、例えば、ダイヤルの回転角データや、リモコンのボリューム増減ボタンから出力される操作データ等である。

【0019】手動調整レジスタ22は、予め保持しているアッテネータの制御値の中から、上記録音ボリューム30での手動操作量に応じてアップ／ダウンされた手動制御値を出力する。この手動調整レジスタ22から出力される手動制御値は、上記アッテネータに供給された場合に当該アッテネータで調整される音のレベルが例えば2dBステップで変化する（すなわち飛び飛びに変化する）ような値である。この手動調整レジスタ22からの手動制御値は、上記ローパスフィルタ26に送られる。

【0020】ここで、上記ローパスフィルタ26は例えば1秒程度の時定数を持っており、上記手動調整レジスタ22からの飛び飛びに変化する手動制御値を滑らかな

動きに変換している。例えば、上記手動調整レジスタ22からの手動制御値に基づいて上記アッテネータでのレベル調整が例えば上記2 dBステップでアップするものである場合は、上記ローパスフィルタ26の出力を上記音量レベルの変化に対応付けて示すと、図2のAに示すように滑らかに変化するものとなる。

【0021】このローパスフィルタ26の出力は、デジタル／アナログ分配回路19によって分配される。当該デジタル／アナログ分配回路19は、上記手動調整レジスタ22から例えば10ビットの制御値が供給されたとすると、その中の例えば上位3ビットを上記アナログアッテネータ1側に分配し、例えば下位7ビットを上記デジタル乗算器3に対して分配する。これにより、上記アナログアッテネータ1においては8通りのレベルで信号の粗調整が行われ、上記デジタル乗算器3においては上記A/Dコンバータ2の出力レベルデータを例えば $1/2^7$ のレベル差で微調整する。

【0022】当該デジタル／アナログ分配回路19で分配された制御値を上記アッテネータで調整される音量レベルの変化に対応付けて表1に示す。

【0023】

【表1】

トータル	アナログ	デジタル
.	.	.
.	.	.
.	.	.
-4.0 dB	-4 dB	0 dB
-4.25 dB	-4 dB	-0.25 dB
-4.5 dB	-4 dB	-0.5 dB
-4.75 dB	-4 dB	-0.75 dB
-5.0 dB	-4 dB	-1.0 dB
-5.25 dB	-4 dB	-1.25 dB
-5.5 dB	-4 dB	-1.5 dB
-5.75 dB	-4 dB	-1.75 dB
-6.0 dB	-6 dB	0 dB
-6.25 dB	-6 dB	0.25 dB
-6.75 dB	-6 dB	0.5 dB
.	.	.
.	.	.
.	.	.

【0024】この表1によれば、上記アナログアッテネータ1で調整される音量レベルは2 dBステップとなり、上記デジタル乗算器3で調整される音量レベルは

0.25 dBステップとなる。すなわち、上記デジタル／アナログ分配回路19から上記アナログアッテネータ1に送られる制御値は上記音量レベルの変化に対応付けると図2のBに示すように2 dBステップで当該音量レベルを変化させる値であり、また、上記デジタル／アナログ分配回路19から上記デジタル乗算器3に送られる制御値は上記音量レベルの変化に対応付けると図2のCに示すように0.25 dBステップで当該音量レベルを変化させる値である。

【0025】これにより、本実施例においては、マニュアルのレベルコントロールを行う場合に、レベルが急激に変化したり、レベルが不連続に変化しないレベルコントロールが実現できる。

【0026】上記デジタル乗算器3の次段のDSP（デジタル・シグナル・プロセッサ）4は、前段の構成で変換されたデジタル信号を更に加工して例えば磁気テープ等の記録媒体に記録する信号を形成する。このDSP4の出力は出力端子92から出力されて、図示を省略する後段の記録系の構成により磁気テープ等に記録される。

【0027】また、本実施例回路では、上記手動調整レジスタ22から出力される制御値と上記アナログアッテネータ1の分解能とを合わせることで、上記A/Dコンバータ3のダイナミックレンジを損なわないようにしている。すなわち、上記手動調整レジスタ22に保持されている制御値を、上述のように上記アナログアッテネータ1のみが動作する値に限定することで、当該A/Dコンバータ2のダイナミックレンジを損なわないようにしている。

【0028】上述したように、本実施例によれば、手動操作を行う際には、ローパスフィルタ26によって手動調整レジスタ22からの制御値を平滑化することにより、ボリューム可変ノイズを除去することができる。また、本実施例では録音ボリュームの操作量に応じた手動調整レジスタ22の制御量をA/Dコンバータ2のダイナミックレンジと合わせているため、ダイナミックレンジの損がない。

【0029】以下、図1に示す本実施例の構成を、例えばデジタルテープレコーダに用いられるレベルコントロール（ゲインコントロール）回路に適用した図3を用いて具体的に説明する。なお、この図3において、図1と同じ構成要素には同一の指示符号を付している。また、この図3の構成は、マニュアルゲインコントロールのみならず、AGC（オートゲインコントロール）も可能であり、このマニュアルゲインコントロールとAGCが切り換えられるようになっている。

【0030】この図3において、マニュアルゲインコントロールについては、上述同様であり、これ以後AGCのモードについて説明する。なお、このマニュアルゲインコントロールモードとAGCのモードの切り換えは、

マニュアル／AGCのモードに応じて切り換えられるスイッチ41、42の被切換端子をAGCモード側の被切換端子側或いはマニュアルゲインコントロールモード側の被選択端子側に切り換えることで実現される。

【0031】すなわちこの図3において、例えばマイクロホン入力やライン入力のアナログオーディオ信号が上記入力端子91に供給され、上記アナログアッテネータ1に送られる。当該アナログアッテネータ1は、上記端子91からのアナログのオーディオ信号を任意に例えば減衰（マクロゲイン制御）して、次段のA/Dコンバータ2へ送る。上記アナログアッテネータ1は、2dBステップでアッテネート値が設定されるようになっている。なお、このアッテネータは本来の目的の他に、入力動作範囲を広くすることも目的としている。

【0032】上記A/Dコンバータ2は、上記アナログアッテネータ1によりブリアッテネートされたアナログオーディオ信号を、デジタル信号に変換する。当該デジタル信号は、次のデジタル乗算器3に送られる。

【0033】当該デジタル乗算器3は、アナログアッテネータ1で調整しきれなかった細かいゲインを調整する。すなわち、当該デジタル乗算器3は、上記A/Dコンバータ2でデジタル変換されたオーディオ信号に1以下の係数を乗算して数値を小さくする（アッテネート）ものであり、上記アナログアッテネータ1の2dBステップの間を補間して細かなレベル調整を行うために使用されるものである。上記デジタル乗算器3は約0.25dBステップの分解能に設定されている。また、例えば、フェードアウト等のように大きく減衰させる時には当該デジタル乗算器3でも減衰させることによって、A/Dコンバータ2のノイズも含めて減衰させることができる。

【0034】上記デジタル乗算器3の次段のDSP（デジタル・シグナル・プロセッサ）4は、前段の構成で変換されたデジタル信号を更に加工して例えば磁気テープ等の記録媒体に記録する信号を形成する。このDSP4の出力は出力端子92から出力されて、図示を省略する後段の記録系の構成により磁気テープ等に記録される。

【0035】なお、オーディオ信号は、上記アッテネータからDSP4の経路だけを通る。図3における他の構成要素は、全てアッテネータの制御値を形成するための構成（後述するピーク検出回路5の入力側以外）で、当該他の構成要素は例えば1/50秒に1回の処理を行う。また、本実施例では、オーディオ信号系がハードウェアで構成され、それ以外は全てソフトウェアで構成されているが、各部分はソフトウェア、ハードウェアの何方でも構成可能である。

【0036】ここで、AGCを行うため、上記アッテネータでゲイン調整されたオーディオ信号をピーク検出回路5、対数圧縮回路6、モノラル化回路7に通してこれ

を測定レベルとする。すなわち、先ず上記デジタル乗算器3の出力は、ピーク検出回路5に送られる。

【0037】上記ピーク検出回路5は、前段の構成で変換されたデジタルデータを一定時間（例えば20ms）毎に区切って、その区間の最大音量を検出し、これをAGCを行うための今回のデジタルオーディオレベルの代表とする。当該ピーク検出回路5の出力は対数圧縮回路6に送られる。

【0038】上記対数圧縮回路6は、上記ピーク検出回路5で検出した値（ピーク値）を、人間の聴覚特性に合わせて対数変換するものである。本実施例においては、いわゆる折線近似のフローティングフォーマット（指数部は対数なのでこれに仮数部を連結したもので、MSBは非伝送）で近似している。ここで、上記対数圧縮回路6においては上記折線近似用のフローティングフォーマットをそのまま使用している。したがって、指数部がゼロになると、それ以下のビットはリニアなので実際の対数とは大きく違ってしまう。そこで、指数部がゼロの場合は、指数部がマイナス方向に折線近似のような圧縮をして、誤差が異常に大きくならないようにしている。なお、折線近似では、指数部に相当する部分はマイナスにならないが、真の指数表現ではマイナスの値になる。この対数圧縮回路6の出力はモノラル化回路7に送られる。また、この対数圧縮回路6の出力は、レベルメータ用にも使用される。

【0039】上記モノラル化回路7は、上記対数圧縮回路6から供給されたステレオのLチャンネル、Rチャンネルの値のうちの大きい方の値を出力する。すなわち、AGCでは、L、Rの左右のチャンネルのゲインを別々に制御すると定位が崩れるので、測定、制御共に左右共通とするために当該処理を行う。したがって、測定値は、モノラル（大音量重視なので左右大きい方）となる。当該モノラル化回路7の出力は逆バックラッシュ回路8に送られる。

【0040】当該逆バックラッシュ回路8は、AGCのための後述するフィードバックループ系に挿入したバックラッシュ要素（バックラッシュ回路14）によって、系が不必要な振動をしないように、あたかも線形であるように見せかけるバックラッシュの補正を行うものである。すなわち、前回アッテネータを設定したとき（或いは前前回の場合もある）には、後述するバックラッシュ回路14でのバックラッシュ分だけ差を含んで設定してある。したがって、その分測定されたピークレベルは大きな又は小さな値となっているので上記バックラッシュ量を加算してバックラッシュ処理をしない場合のピークレベルを計算する。このことにより、フィードバックループ内に不感帯要素が無いように見え、不感帯部分を行ったり来たりする不必要な振動を抑えることができる。この逆バックラッシュ回路8の出力は、フィードバックループ系のリミッタユニット11、ノーマルユニット1

2、基本ユニット13に送られる。

【0041】上記リミッタユニット11は、突然の大入力に対応して、最も速く（例えば0.1秒以下）反応するフィードバックユニットである。

【0042】上記ノーマルユニット12は、音楽等の通常の音量の変化に対応して、中程度の速度（例えば1～10秒程度）で反応するフィードバックユニットである。また、ライン入力時と、マイク入力時とでその特性が切り換わるものである。ここで、上記ライン入力と上記マイク入力に応じて切り換わる特性とは、後述するように、上下の動作レベル、上下のフィードバックループゲイン、アタック時定数、リカバリ時定数等である。

【0043】上記基本ユニット13は、音源等の違いによる音量の差に対応して、最も低速度（例えば10～100秒程度）で反応するフィードバックユニットである。また、このユニットにおいても、ライン入力時とマイク入力時とでその特性が切り換わる。

【0044】なお、この図3においては、上記ライン入力に対応するブロックを図中Lで示し、マイク入力に対応するブロックを図中Mで示している。

【0045】上記リミッタユニット11、ノーマルユニット12、基本ユニット13の各フィードバックユニットでの計算を行い、これらリミッタ、ノーマル、基本の各ユニットの出力を加算したものをAGCにおけるアッテネータの制御値として出力する。なお、このフィードバックユニットの詳細については後述する。

【0046】また、上記モノラル化回路7の出力は、無音検出回路10にも送られる。当該無音検出回路10は、入力が無音であるかどうかを検出する回路であって、無音を検出した時には無音フラグを変化させる。当該無音フラグは、上記各フィードバックユニット11、12、13で使用される。例えば、現在のアッテネータの値とピーク検出回路5の値から、現在入力されている信号の絶対レベルを計算〔絶対レベル＝ピークレベル（対数）＋アッテネーション（対数）〕して、これが例えば一定値以下ならば、各フィードバックユニット11、12、13の内部にある後述するLPFの入力をゼロにする。これにより、例えば音楽の曲間でAGCのボリュームを不必要に上げてしまうことを防止する。

【0047】すなわち、上記フィードバックユニットは、上記無音検出回路10からの無音フラグ（無音検出信号）を受けて、上記アッテネータでの信号レベル調整の速度を遅く若しくは停止（ホールド）させるようにしている。具体的に言うと、本実施例のレベルコントロール回路において、上記無音検出回路10は、例えば図4のAに示すように入力オーディオ信号の信号レベルと所定の無音検出レベル（例えば-40dB）とを比較して、この比較により例えば音楽の曲間のように上記入力オーディオ信号レベルが上記無音検出レベル以下（或いは無音検出レベルより低くなった場合）となったことを

検出したならば、当該無音検出回路10から図4のBに示すような無音フラグ（無音検出フラグ）を出力する。なお、この無音検出回路10では、無音検出を正確にするために、例えば上記入力オーディオ信号レベルがある基準レベル（例えば0dB）以下でかつ上記無音検出レベル以下の場合のみ上記無音フラグを出力するものとすることも可能である。

【0048】この無音検出回路10からの無音フラグは、上記フィードバックユニットに送られる。当該フィードバックユニットにおいては、上記無音フラグを受けると、上記音楽の曲間のように入力オーディオ信号の信号レベルが非常に低いものであっても、AGCのループゲインを急激に上げることはせずに、図4のCに示すようにAGC動作を遅くしたり、或いはホールドするところで、上記アッテネータにおける急激なレベル上昇を防ぐようにしている。

【0049】また、本実施例においては、上記フィードバックユニットは、上記無音検出回路10からの無音フラグを受けたならば、上記アッテネータから基準レベルの入力があった場合と同じように当該アッテネータを制御するものとすることも可能である。この場合、本実施例のレベルコントロール回路は本来の時定数（すなわちループゲインで短縮されていない時定数）でレベル調整を行うことになるので、無音部分であっても急激にレベルを上昇させてしまうようなことはない。

【0050】なお、図4のDには、比較のため本実施例のように無音検出に応じてAGCの動作を遅くしたり或いはホールドしたりしない従来例の場合の可変利得手段による急激なレベル上昇の様子を示している。

【0051】上記各フィードバックユニット11、12、13の出力は、加算器44で加算された後、バックラッシュ回路14に送られる。当該バックラッシュ回路14は、各フィードバックユニット11、12、13で計算された出力に不感帯を付け、入力の細かな変動に対して後段のアッテネータが動作して不自然な音にならないようにするものである。なお、このバックラッシュ回路14における動作の詳細については後述する。

【0052】上記バックラッシュ回路14及び逆バックラッシュ回路8の間に設けられる遅延器15は、オーディオ信号レベルが下降時にはピーク検出される時刻に1サンプル時間遅れが生ずるので、当該レベル下降時のみ1サンプル時間遅延を行うためのものである。すなわち、上記ピーク検出回路5で検出されるピークレベルは、オーディオ信号が増加中の時で一回前、減少中の時で二回前のアッテネータ値での値を観測している。このため、逆バックラッシュ回路8で補正するバックラッシュ値もオーディオ信号の増加時は一回前のバックラッシュ値を、減少時は二回前のバックラッシュ値を使用しなければならない。遅延器15を介することでこの処理が実現されている。なお、この遅延器15によるバックラ

ッシュ遅延の詳細については後述する。

【0053】上記レベル下降を検出するのがレベル上昇／下降判定回路9である。当該レベル上昇／下降判定回路9は、遅延器15での遅延を切り換えるために、オーディオ信号レベルを測定して次の逆バックラッシュのために上昇／下降に応じたフラグを立てるものである。

【0054】また、上記バックラッシュ回路14の出力は、AGC側の被切換端子が選ばれたスイッチ41を介してオフセット加算回路16に送られる。当該オフセット加算回路16には、ある基準入力に対して上記フィードバックユニットの計算値がゼロになる場合のために減衰量を予め任意に決定しており、上記バックラッシュ回路14を介したフィードバックユニットからの計算値に対してこの予め決定してある減衰量を加算するものである。言い換えると、オフセット加算とは、基準入力値を入力した時のアッテネータ値（制御値）であり、設計時に決定する値であって基準より上げられるゲインである。なお、本実施例では上記オフセット加算により上げられるゲインを例えば10dBとしている。当該オフセット加算回路16の出力はアッテネータ動作範囲制限回路17に送られる。

【0055】上記アッテネータ動作範囲制限回路17は、アッテネータのボリュームの動作範囲内に上記制御値を制限するものである。すなわち、アッテネータ動作範囲制限回路17では、ループゲイン等の設定によってはアッテネータの動作範囲を越える制御値が計算されるのでこれを制限する。

【0056】上記アッテネータ動作制限回路17の後段の四捨五入回路18は、各フィードバックユニットで計算された値の桁数と、アッテネータの分解能とが合わない場合に、この合わない部分を切り捨てる丸めを行うものである。具体的に言うと、当該四捨五入回路18では、後段のアッテネータの制御値の量子化による誤差を2分の1にする。また、この値は上記無音検出回路10に送られここで無音検出にも使用される。当該四捨五入回路18の出力が前記デジタル／アナログ分配回路19に送られる。

【0057】当該デジタル／アナログ分配回路19は、上記アナログアッテネータ1とデジタル乗算器（デジタルアッテネータ）3との連係を取るためのアッテネート量の分配を行うものである。すなわち、当該デジタル／アナログ分配19では、上記四捨五入回路18の出力をアナログの分解能で切り捨てたものをアナログアッテネータ1の制御値とし、また、それ以下をデジタル乗算器（デジタルアッテネータ）3への制御値として分配する。具体的に言うと、本実施例では、アナログアッテネータ1の分解能は2dBで、デジタル乗算器3の分解能を0.25dBとしているので、上記アナログアッテネータ1に対しては2dBステップとなる制御値を、デジタル乗算器3に対しては上記2dB

ステップの中を0.25dBステップで埋めるような制御値を分配する。なお、デジタル側では、図示は省略するが、上記A/Dコンバータ2による時間遅れがあるので、変化時刻がアナログアッテネータ1と一致するように適当なディレイを入れている。

【0058】上記デジタル／アナログ分配回路19とデジタル乗算器3との間には、逆対数変換回路20が挿入接続されている。当該逆対数変換回路20は、対数圧縮された制御値をリニアな数値に直し、デジタル乗算器3でアッテネータの動作がなされるようにするための変換器である。すなわち、当該逆対数変換回路20は、上記デジタル／アナログ分配回路19から出力されたデジタルアッテネータ（デジタル乗算器3）の制御値が対数で表現されているので、これを上記デジタル乗算器3でアッテネートを行うためにリニアな比の量に変換している。

【0059】また、本実施例においては、上記フィードバックユニットからの制御値がバックアップRAM24に常時保持されるようになっている。当該バックアップRAM24は、次のAGC動作の初期値として、電源OFF後も値を保持するためのメモリである。すなわち例えば、セットの電源がONになった時には、上記バックアップRAM24から上記手動調整レジスタ22にデータが転送される。このバックアップRAM24は、ライン入力時とマイク入力時でその記憶場所が切り換わる（図3のブロックL及びM）。

【0060】更に、このバックアップRAM24に記憶される制御値には、上記リミッタユニット11の出力も加算されるようになっている。すなわち、リミッタユニット11は、瞬時の大入力に対応しており平均的なレベルを表現していないため、次回AGCの初期値には、現在の制御量から上記リミッタユニット11からの制御値を引いた値を使用するようにする。具体的に言うと上記バックアップRAM24には、減算器45によりアッテネータの制御値の元の値からリミッタユニット11の制御値の分を引いた値を、更に四捨五入回路21でバックアップRAM24のメモリのビット幅（実施例では例えば8ビット）に切り捨てて丸められたデータが記憶されるようになっている。なお、リミッタユニット11は通常動作していないと考え、現在の制御値はバックラッシュの付いた値（バックラッシュ回路14の出力）とする方がより現状を現している。

【0061】上記バックアップRAM24の出力は、バックアップ制限回路23に送られるようになっている。当該バックアップ制限回路23は、電源ON時の1回のみバックアップRAM24から後段の手動調整レジスタ22に転送される値に上下別々に範囲の制限を施すものである。また、このバックアップ制限回路23における制限値は、ラインとマイクとでは別の値を設定できるようになっている（図3のブロックL及びM）。したがっ

て、上記バックアップ制限回路23によってマイク入力とライン入力で各々別々に範囲制限がなされることになる。更に、現在のマイク／ラインの入力モードにかかわらず、マイク入力とライン入力とも両方同時に転送される。

【0062】上記手動調整レジスタ22は、前述したように、マニュアルで録音レベルを調整する時のボリューム値（録音ボリューム30の操作量）に応じた手動制御値を出力すると共に、例えば、AGCとマニュアルのゲインコントロールモードを行き来した時にゲインの不連続が起きないように、AGC動作の時はスイッチ42を介して上記四捨五入21で計算された現在の調整量（ボリューム値）を常に入れるようになされている。なお、本実施例の手動調整レジスタ22は、ライン入力とマイク入力に対応して独立した手動制御値を保持している。

【0063】ところで、上記図3の構成のようにマニュアルとAGCのモードを切り換えることが可能な構成においては、例えば、AGCからマニュアル動作に切り換えたり、逆にマニュアルからAGC動作に切り換えたりした場合に、上記フィードバックユニットの出力（リミッタ、ノーマル、基本の各ユニットの出力の合計）をそのままマニュアルの初期値としたり、或いはAGCに移行する時に、手動制御値をそのまま基本ユニット13の初期値にすることが考えられる。この場合、上記AGCを行う構成では、不必要にゲインを動かすのを防止するために上記バックラッシュ要素をループ内に入れているが、上述のようにフィードバックユニットの出力（リミッタ、ノーマル、基本の各ユニットの出力の合計）をマニュアルの初期値とすると、上記バックラッシュ分の誤差がゲインジャンプとなってしまふ虞れがある。また、リミッタユニットが動作中にAGCからマニュアルへ移行すると、瞬時値をサンプリングしてしまい、真の値とはかけ離れたゲインになってしまう虞れがある。更に、例えば、マニュアル操作でフェードアウトした直後にAGC動作に移行すると、AGCの初期ゲインがゼロになってしまう、適性レンジになるまで長い時間がかかってしまふ虞れがある。その他、マニュアル動作の時でも突然の大入力に対応するため、リミッタユニットだけ動作させておくこともあるが、この時新たにバックラッシュによってゲインジャンプが生ずる虞れがある。

【0064】このようなことから、本実施例の図3の構成においては、例えば、AGCからマニュアルにする場合には、AGC動作中に、バックラッシュ処理をした値から減算器45でリミッタユニット11の出力値を差し引き、これを手動調整レジスタ22に入れるようにする。具体的に言うと、本実施例において、マニュアルから録音がスタートした時及びゲインコントロールのモードがAGCからマニュアルに移行した時には、上記手動調整レジスタ22の値を上記ローパスフィルタ26のレジスタにロードする。なお、本実施例において上記手動調整

レジスタ22は1バイトなので、上記ローパスフィルタ26のレジスタの同じ単位のところへロードし、他のバイトはクリアする。これにより、ローパスフィルタ26は収束済となるので、マニュアルの初期にローパスフィルタ26によってゲインが変化することがなくなる。その後、前述したマニュアルゲインコントロールの動作が実行可能となる。

【0065】ここで、上記バックラッシュ処理後の値を使用するのは、これが現在のアッテネータの値であるので、マニュアル移行時も変化がないからである。また、上記減算器45でリミッタユニット11の出力を差し引くのは、上述したようにリミッタユニット11が突然の大入力に対応した時に、これをサンプリングしたのでは平均的な制御値を表現していないためであり、上記ノーマルと基本の各ユニットの出力和が長期の平均値を表現しているからである。また、手動調整レジスタ22は、一般に調整のステップ単位の分解能しか無いので、制御値を切り捨てるよりも分解能の桁で四捨五入すれば量子化による誤差を半分にできるため、本実施例ではこのことも考慮して上記四捨五入回路21を挿入している。

【0066】さらに、マニュアルからAGCにする場合において、例えばマニュアル操作量で明らかにフェードアウト等の一般的でない値が手動調整レジスタ22に入っている場合には、これに範囲制限回路25で範囲制限を付けて、AGCフィードバックユニットの基本ユニット13に初期化することで（リミッタとノーマルはゼロクリアする）、AGC初期の非常識な設定を避けることができるようになっていく。すなわち、上記範囲制限回路25は、例えばRECのスタート時やマニュアルからAGC動作にゲインコントロールのモードが変わった時に、AGC動作の初期値をバックアップ値や、マニュアル設定値（共に手動調整レジスタ22にある値）とするが、本実施例では、例えば手動制御値が非常識な値の場合（例えば前回フェードアウトで終わった場合等）に、これを制限することで録音初期のAGC誤差の不具合を緩和させるようにしている。具体的に言うと、ゲインコントロールのモードがマニュアルからAGCモードに移行した時には、手動調整レジスタ22の値を上記範囲制限回路25により範囲制限してフィードバックループ系の基本ユニット13のLPFのレジスタ（図5のローパスフィルタのレジスタ114）に初期セットする。上記範囲制限回路25での範囲制限は、音源の性質によって、前回のAGCの初期値にどれだけの範囲影響を与えるかを定めるものである。この場合も、手動調整レジスタ22は、1バイトなので、LPFの同じ単位のところへロードし、他のバイトはクリアする。なお、この場合バックラッシュはゼロとする。

【0067】また、図3の本実施例の具体的構成においては、上記リミッタ、ノーマル、基本の各フィードバックユニット11、12、13は、上述した上記マニユ

ルからAGCへの遷移時と共に、例えばRECスタート時（REC PAUSE、REC PLAY PAUSEを含む）のような操作モード切り換え時に初期化されるようになっている。この場合、リミッタユニット11とノーマルユニット12はゼロに初期化され、基本ユニット13は手動調整レジスタ22の値に範囲制限をかけて初期化される。

【0068】すなわち、上述の図3の構成は、例えば、RECスタート時（例えば、REC PAUSE、REC PLAY PAUSE等）等の各種操作を行うモード設定スイッチ32と、上記モード設定スイッチ32での各種操作に対応した操作モードを認識するモード認識手段としてのコントローラ31とを有し、上記コントローラ31で上記操作モードを認識することに対応して上記操作モードが切り換わる直前に上記フィードバックユニットで設定された制御値を上記バックアップRAM24に記憶させ、上記操作モードが切り換わった時には、上記バックアップRAM24に記憶された制御値を初期値として上記フィードバックユニットに供給し、当該制御値計算ユニット71に初期値として供給された上記制御値を上記アッテネータ83での信号レベル調整のための制御値として用いるようにしている。

【0069】次に、上記フィードバックループユニットの具体的構成について図5を用いて説明する。上記リミッタ、ノーマル、基本の各ユニット11、12、13は、実際には1つの構成からなり、内部のパラメータを各ユニット毎及びマイク／ラインの入力モード毎に変えることで5つの動作を実行するものである。この図5において、図中Lで示すブロックはライン入力に対応するパラメータを保持しているブロックであり、図中Mで示すブロックはマイク入力に対応するパラメータを保持しているブロックであり、図中M、Lはマイク、ライン入力で同じパラメータを保持しているブロックである。これらパラメータ保持ブロックが上記基本、ノーマル、リミッタの各ユニット動作に応じて設けられる（リミッタのみマイク、ライン入力で同じパラメータを有する）。

【0070】すなわち、この図5において、端子121には上記逆バックラッシュ回路8の出力が供給される。当該入力信号は、減算器116と120に供給される。当該減算器116には上動作点（上動作レベル）の各パラメータを保持する保持部115からの各パラメータが供給されるようになっており、上記減算器120には下動作点（下動作レベル）の各パラメータを保持する保持部122からの各パラメータが供給されるようになってい

る。

【0071】当該減算器116の出力は、コンパレータ117に送られ、上記減算器120の出力はコンパレータ123に送られる。上記コンパレータ123は供給された信号（差分）が負の場合（すなわち上記端子121に供給された入力信号が上記下動作点より小さい場合）

にスイッチ119の上記減算器120の出力が供給される被切換端子bを選び、逆に供給された信号（差分）が正の場合（すなわち上記端子121に供給された入力信号が上記下動作点以上の場合）にスイッチ119の被切換端子a（ゼロ入力）を選ぶ切換制御信号を出力する。上記コンパレータ117は供給された信号（差分）が正の場合（すなわち上記端子121に供給された入力信号が上記上動作点より大きい場合）にスイッチ118の上記減算器116の出力が供給される被切換端子aを選び、逆に供給された信号（差分）が負の場合（すなわち上記端子121に供給された入力信号が上記上動作点以下の場合）にスイッチ118の上記スイッチ119の出力が供給される被切換端子bを選ぶ切換制御信号を出力する。

【0072】言い換えれば、上記スイッチ118からの出力は、上記端子121からの入力が入力点より大きい場合と下動作点より小さい場合とその中間の場合とによって分けられ、中間ならばゼロが、上動作点より大きい場合ならば当該上動作点との差分が、下動作点より小さい場合ならば当該下動作点との差分が次段の構成に送られる。すなわち、これらの構成により、中間レベルでは、フィードバックせず、AGCが動作しない不感帯となっている。また、下動作点を最小値にセットすることにより、リミッタのように大入力のみに対応するユニットを作ることができる。更に、上動作点と下動作点を同じにすることによって、不感帯を無くし、基本ユニットの特性を作ることができる。

【0073】上記スイッチ118の出力端子は、スイッチ105の被切換端子bと接続されている。当該スイッチ105の被切換端子aはゼロ入力となっている。当該スイッチ105は、端子101を介して前記無音検出回路10から供給される無音フラグに応じて切り換えられるものであり、上記無音フラグが供給された時（無音検出時）に上記被切換端子a側のゼロ入力を出力し、無音フラグが無い場合には上記被切換端子b側に切り換えられるものである。

【0074】上記スイッチ105の出力は乗算器106に送られる。当該乗算器106には、上ゲインと下ゲインの各パラメータ保持部102、103からのパラメータが、上記コンパレータ117の切換制御信号に応じて切り換えられるスイッチ104を介して供給されるようになっている。当該スイッチ104は、上記コンパレータ117からの切換制御信号が正の場合に被切換端子aが選ばれ、逆に負の場合に被切換端子bが選ばれる。

【0075】すなわち、上記乗算器106では、上記端子121の入力が上記上動作点より大きいならば上ゲインを、上記端子121の入力が上記下動作点以下ならば下ゲインを乗算する処理が行われる。この上ゲイン、下ゲインは、フィードバックループゲインとなる。当該ゲインを上げるとレベルは圧縮され、基準レベルに近くな

る。また、ゲインを下げると圧縮力は弱まり、基準レベルに近づこうとする力も弱くなる。

【0076】上記乗算器106の出力は減算器111を介して乗算器112に送られると共に、コンパレータ107にも送られる。上記コンパレータ107は、上記乗算器106の出力がゼロ以上の時にスイッチ110の被切換端子a側を選ぶ切換制御信号を出力し、上記乗算器106の出力がゼロより小さい時に上記スイッチ110の被切換端子B側を選ぶ切換制御信号を出力するものである。当該スイッチ110の被切換端子aにはアタック時定数の各パラメータを保持するパラメータ保持部108からの各パラメータが供給され、被切換端子bにはリカバリ時定数の各パラメータを保持するパラメータ保持部109からの各パラメータが供給されるようになっていて、このスイッチ110の出力が上記乗算器112に送られる。

【0077】上記乗算器112及び減算器111は、後段の加算器113、レジスタ114と共にIIR型のローパスフィルタを構成している。すなわち、上記乗算器112の出力は上記加算器113を介してレジスタ114に送られると共に、当該レジスタ114の出力が上記加算器113、減算器111にフィードバックされるようになっていて、上記乗算器112に上記パラメータ保持部108、109からのパラメータ（乗算係数）が供給されることで、IIR型ローパスフィルタが構成されている。具体的には、当該ローパスフィルタを通すことで、系の発振を防止すると共に、AGCの動きを遅くして、各フィードバックユニットの特徴を形成している。なお、このローパスフィルタは、時定数がアタックとリカバリとで別々に設定できるので、積分特性も調整できる。

【0078】また、当該IIR型ローパスフィルタの上記レジスタ114の出力が端子124からフィードバックループユニットの出力として取り出される。なお、上記レジスタ114は端子125を介して供給されるインisial値でロードされる。

【0079】図6には、上記バックラッシュ回路14におけるバックラッシュのフローチャートを示す。

【0080】ここで、上記アナログアッテネータ1への制御値と、上記対数圧縮回路6で対数圧縮された値とで単位が異なる場合には、上記バックラッシュ回路14からのバックラッシュ量の出力に対して係数を乗算して、補正しなくてはならない。なお、本実施例では、上記アッテネータ側が2dB単位で、ピーク検出側が6dB単位なのでバックラッシュ量を3で除算して補正している。

【0081】すなわち、この図6において、上記バックラッシュ回路14に入力された値は、ステップS1で前回の出力値との差が取られる。次にステップS2で上記ステップS1での差がバックラッシュの幅を越えている

かどうか調べる（バックラッシュ幅で上下調べる）。

【0082】当該ステップS2で上記バックラッシュ幅を越えていないと判断された場合は、ステップS8に進み。当該ステップS8でバックラッシュ出力に差の3分の1を出力する（この時の差はバックラッシュ量であり、バックラッシュ出力は逆バックラッシュ値として使われる）。その後、ステップS9でバックラッシュ処理の出力はそのまま変わらず（不感帯）、バックラッシュ処理が終わる。

【0083】また、上記ステップS2で上記バックラッシュ幅を越えていると判断された場合は、ステップS3に進む。当該ステップS3では上記差分が正か否かの判断が行われ。当該ステップS3で正と判断された場合には、ステップS5に進み、当該ステップS5でバックラッシュ出力にマイナスバックラッシュ幅の3分の1を出力する。次に、ステップS7でバックラッシュ処理の出力は今回の入力値からバックラッシュ幅を引いた値とする（すなわちバックラッシュ幅分小さい値を出力する）。その後、バックラッシュ処理を終わる。

【0084】上記ステップS3で負と判断された場合には、ステップS4に進む。当該ステップS4では、バックラッシュ出力にバックラッシュ幅の3分の1を出力する。次にステップS6でバックラッシュ処理の出力は今回の入力幅からバックラッシュ幅を加えた値とする（すなわちバックラッシュ幅分大きい値を出力する）。その後、バックラッシュ処理を終わる。

【0085】なお、上記フローチャートにおけるバックラッシュ幅とは、片側の値であり、実施例では0.75dBとしている。また、バックラッシュ出力は、前記遅延器15を通して、逆バックラッシュ回路8へ入力されるので、単位を合わせるため、予め3で割っている。

【0086】図7、図8を用いて上記遅延器15によるバックラッシュ遅延について説明する。図7のAには前記オーディオ信号が増加している場合の例を示し、図8のAには前記オーディオ信号が減少している場合の例を示す。また、図7のBと図8のBはAGCの実行期間を示し、図7のCと図8のCは1回前のバックラッシュ量のデータを、図7のDと図8のDは2回前のバックラッシュ量のデータを示している。更に、図7、図8の図中T_cはアッテネータの変化点のタイミングを示し、図中T_pはピーク検出点の一例を示す。

【0087】すなわち、例えば、上記図7のAに示すようにオーディオ信号の増加中は、アッテネータの制御値を変えた時にピーク検出の区間の後半のレベルが新制御値の影響を受けており、かつ信号は増加中なので、当該区間の最大値は後半にある。このため、次のピーク検出には、新制御値を反映したピークレベルを検出する。したがって、この図7に示すようにオーディオ信号が増加している場合において、バックラッシュ補正をする時は、例えば図中矢印R₆に示すように新制御値の誤差分

である図7のCの1回前のバックラッシュ量のデータを使用する。

【0088】また、例えば、上記図8のAに示すようにオーディオ信号の減少中は、アッテネータの制御値を変えた時にピーク検出の区間の後半は新制御値の影響を受けているが、当該区間の最大値は減少中なので前半にあり、次のピーク検出では新制御値以前のピーク値となる。このため、新制御値が反映するピーク検出値は更にその次(図8のD)となる。したがって、この図8に示すようにオーディオ信号が減少している場合において、バックラッシュ補正をする時は、例えば図中矢印R7に示すように図8のDの2回前のバックラッシュ量のデータを使用する。

【0089】本発明の他の実施例の具体的構成を図9に示す。上述した図3の構成は、マニュアルゲインコントロールモードの時には、フィードバックループ系がオフされるような構成となっているが、この図9は、マニュアルゲインコントロールモードの時にはフィードバックループのリミッタユニット11によって前述同様のリミッタ動作を行わせることを可能とした構成である。なお、この図9において図3と同一の構成要素には同じ指示符号を付してその説明については省略する。

【0090】この図9においては、上記図3のスイッチ41に代えて加算器51を設けると共に、当該加算器51と上記ローパスフィルタ26との間にマニュアルゲインコントロールのモードの時にオンするスイッチ52と、上記ローパスフィルタ26の出力からバックラッシュ幅の値を減算する減算器53とを挿入接続している。また、前記四捨五入回路21とバックアップRAM24との間、ノーマルユニット12と加算器44との間、及び、基本ユニット13と加算器44との間に、AGCモードの時にオンするスイッチ56、54、55を設けている。

【0091】すなわち、マニュアル動作にリミッタを付けた場合には、図3のAGC用のバックラッシュ出力(加算器44を介したリミッタユニット11の出力)とマニュアル操作出力(ローパスフィルタ26の出力)を加算して(ただしローパスフィルタ26の出力からバックラッシュ幅を引いておく)、これをオフセット加算回路16へ入力する。

【0092】ここで、上記減算器53によってローパスフィルタ26の出力からバックラッシュ幅を引くのは、次の理由による。例えばリミッタユニット11が一瞬動作して戻った後では、必ずバックラッシュは正方向にバックラッシュ幅分付いており(リミッタが一瞬動作する大入力はバックラッシュ幅を十分越えている)、このように、リミッタが一度でも動作した後は、この状態が定常値となる。このため、上記バックラッシュ幅を差し引けばリミッタ動作に影響されない正しい手動制御値がアッテネータに出力されることになる。

【0093】また、上記リミッタが動作する前では、その場合上記差し引いた分誤差になっているので、マニュアルモードに移行した時には、バックラッシュが正方向にバックラッシュ幅分付いているように初期化する。すなわち、バックラッシュの出力値＝＋バックラッシュ幅、バックラッシュ出力＝＋バックラッシュ幅／3とする。

【0094】上述のように、本実施例の構成によれば、バックラッシュの付いたAGCでも、マニュアルとAGC動作を行き来した場合のゲインジャンプ等の不具合を避けることができる。

【0095】

【発明の効果】上述のように、本発明のレベルコントロール回路においては、アナログ可変利得手段とデジタル可変利得手段で構成されるアッテネータを有し、マニュアル動作で例えば録音ボリュームを操作した時に、録音ボリュームの操作量に対応する手動制御値保持手段からの手動制御値が飛び飛びの値を取っていたとしても、手動制御値を平滑化手段に通すことでその変化を滑らかに動かし、この平滑手段を介した信号を、アッテネータの制御値とすることで、マニュアルのレベルコントロールを行っても、レベルが急激に変化したり、レベルが不連続に変化しない。

【図面の簡単な説明】

【図1】本発明の実施例のレベルコントロール回路の基本構成を示すブロック回路図である。

【図2】基本構成の主要部の制御値と対応する音量変化を示す図である。

【図3】本発明実施例のレベルコントロール回路の具体的構成を示すブロック回路図である。

【図4】無音検出に応じた本実施例におけるレベル調整の様子を説明するための図である。

【図5】フィードバックユニットの具体的構成を示すブロック回路図である。

【図6】バックラッシュ処理のフローチャートである。

【図7】オーディオ信号が増加している場合のバックラッシュの遅延を説明するための図である。

【図8】オーディオ信号が減少している場合のバックラッシュの遅延を説明するための図である。

【図9】本実施例の他の具体的構成を示すブロック回路図である。

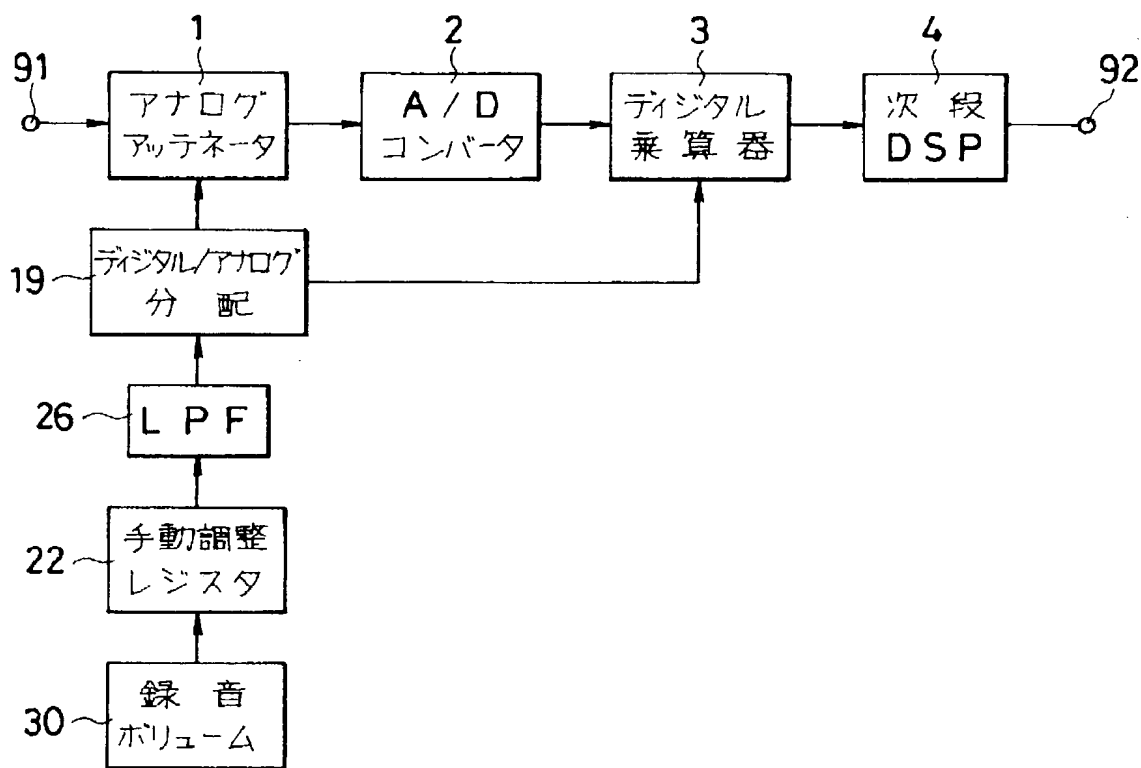
【符号の説明】

- 1・・・アナログアッテネータ
- 2・・・A/Dコンバータ
- 3・・・デジタル乗算器
- 4・・・DSP
- 5・・・ピーク検出回路
- 6・・・対数圧縮回路
- 7・・・モノラル化回路
- 8・・・逆バックラッシュ回路

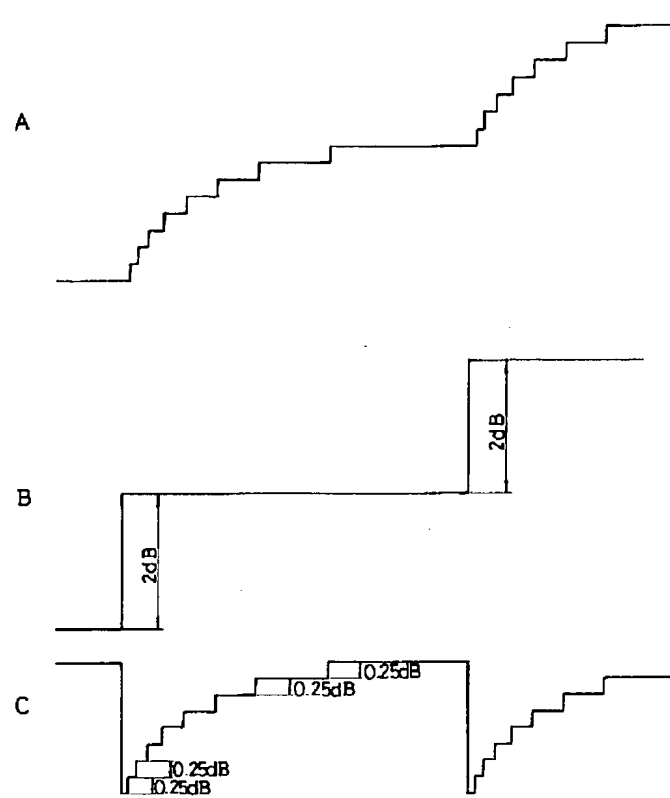
9 レベル上昇／下降判定回路
 10 無音検出回路
 11 リミッタユニット
 12 ノーマルユニット
 13 基本ユニット
 14 バックラッシュ回路
 15 遅延器
 16 オフセット加算回路
 17 アッテネータ動作範囲制限回路

18, 21 四捨五入回路
 19 デジタル／アナログ分配回路
 20 逆対数変換回路
 22 手動調整レジスタ
 23 バックアップ制限回路
 24 バックアップRAM
 25 範囲制限回路
 26 ローパスフィルタ

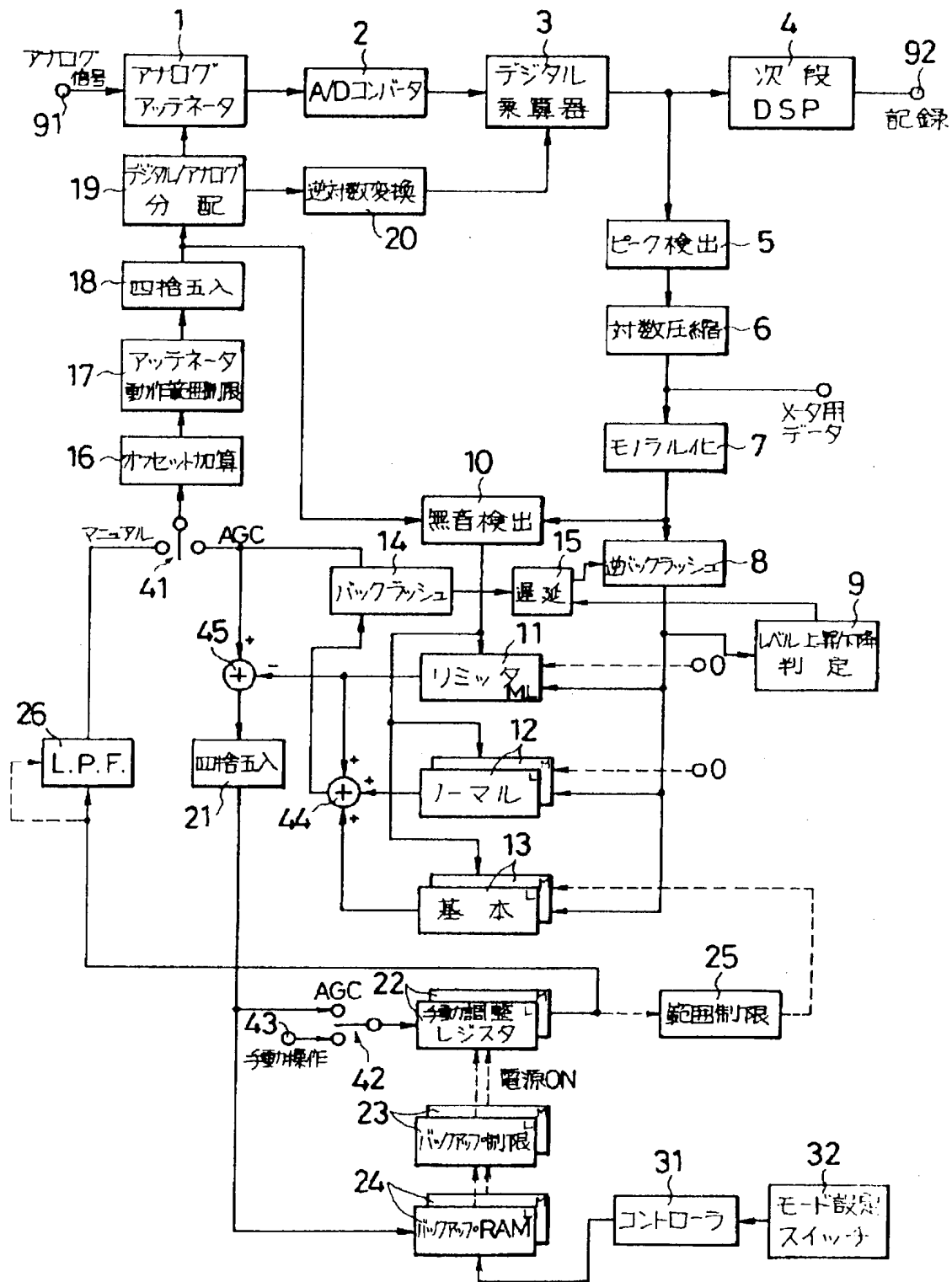
【図1】



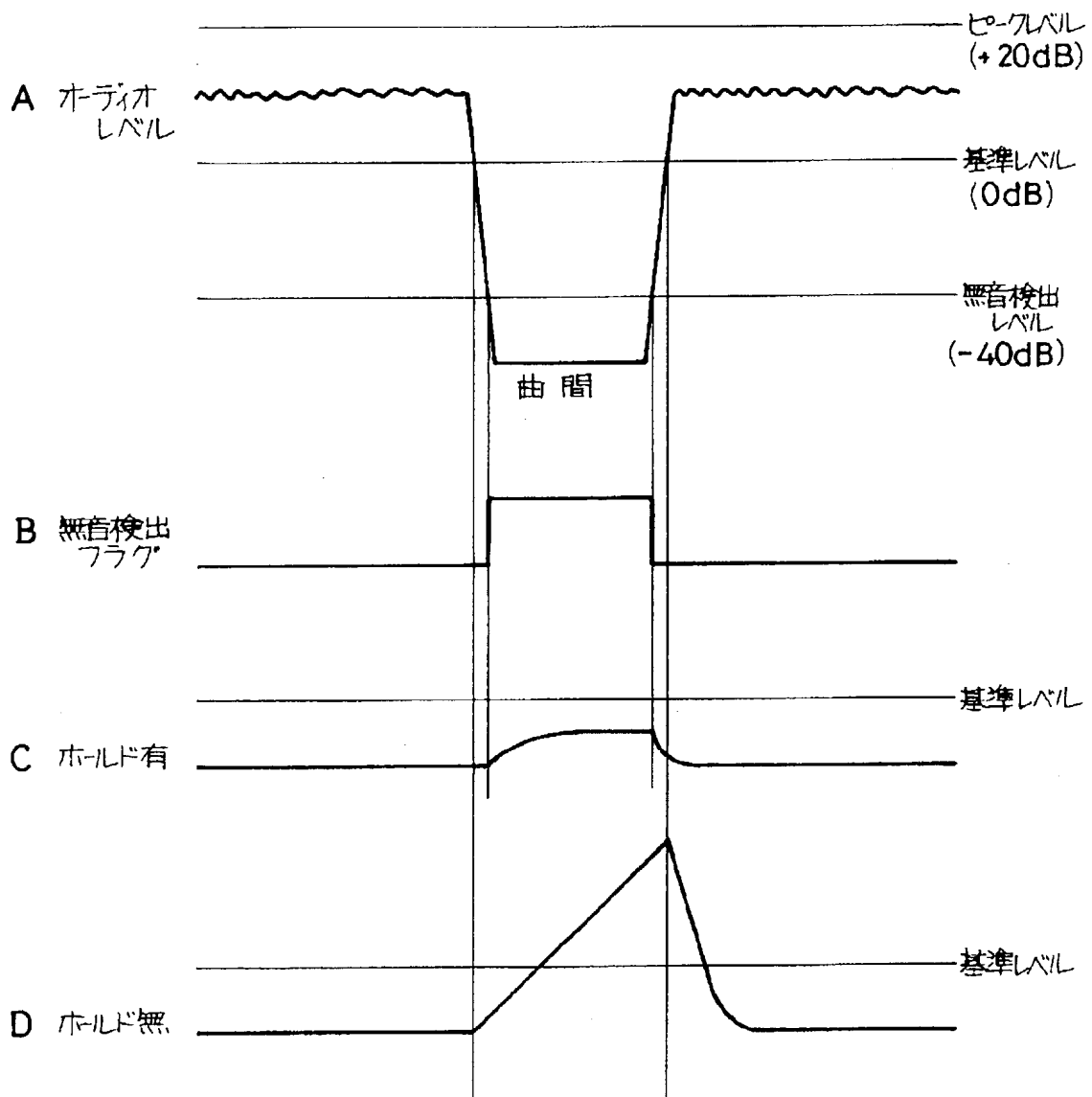
【図2】



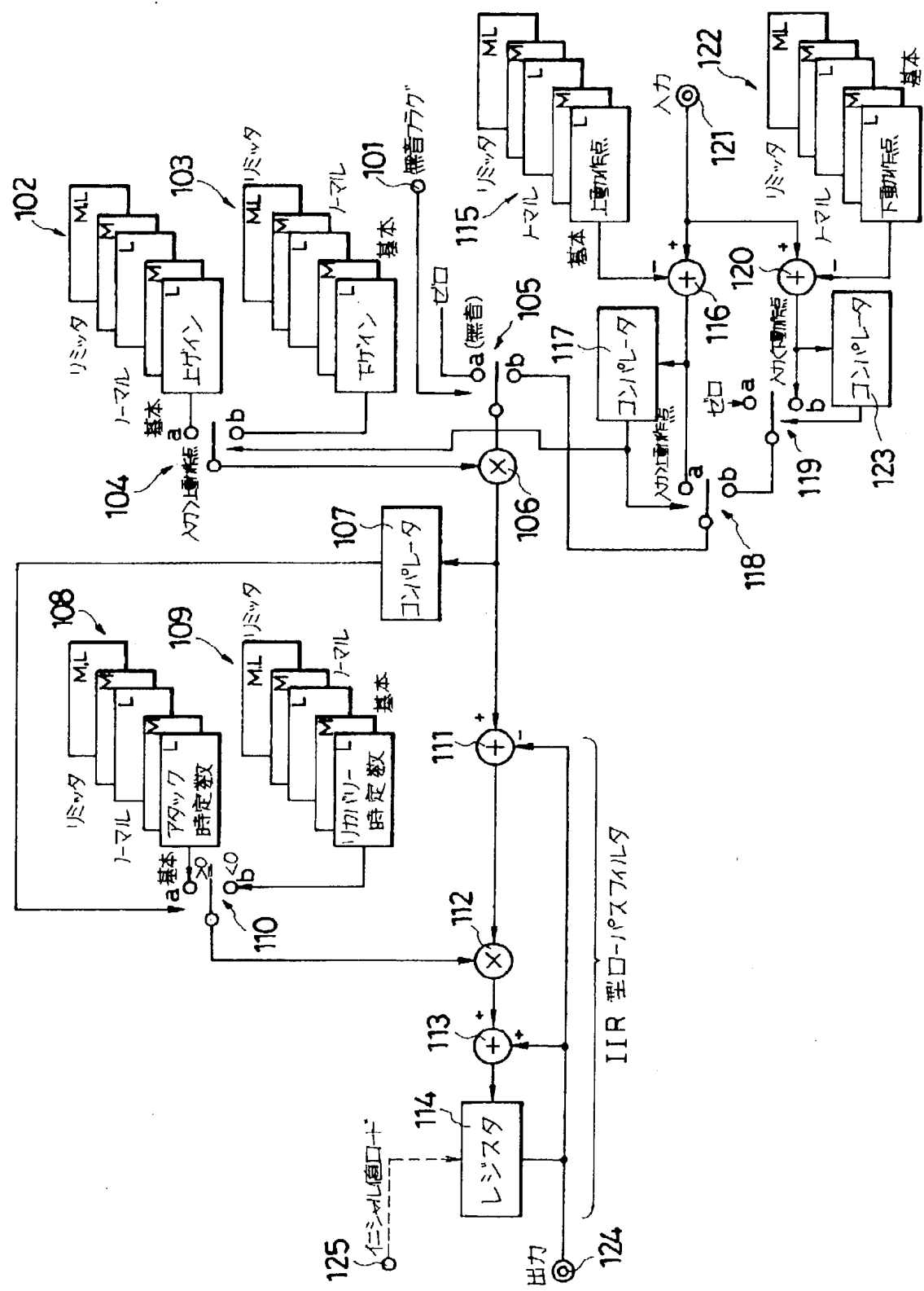
【図3】



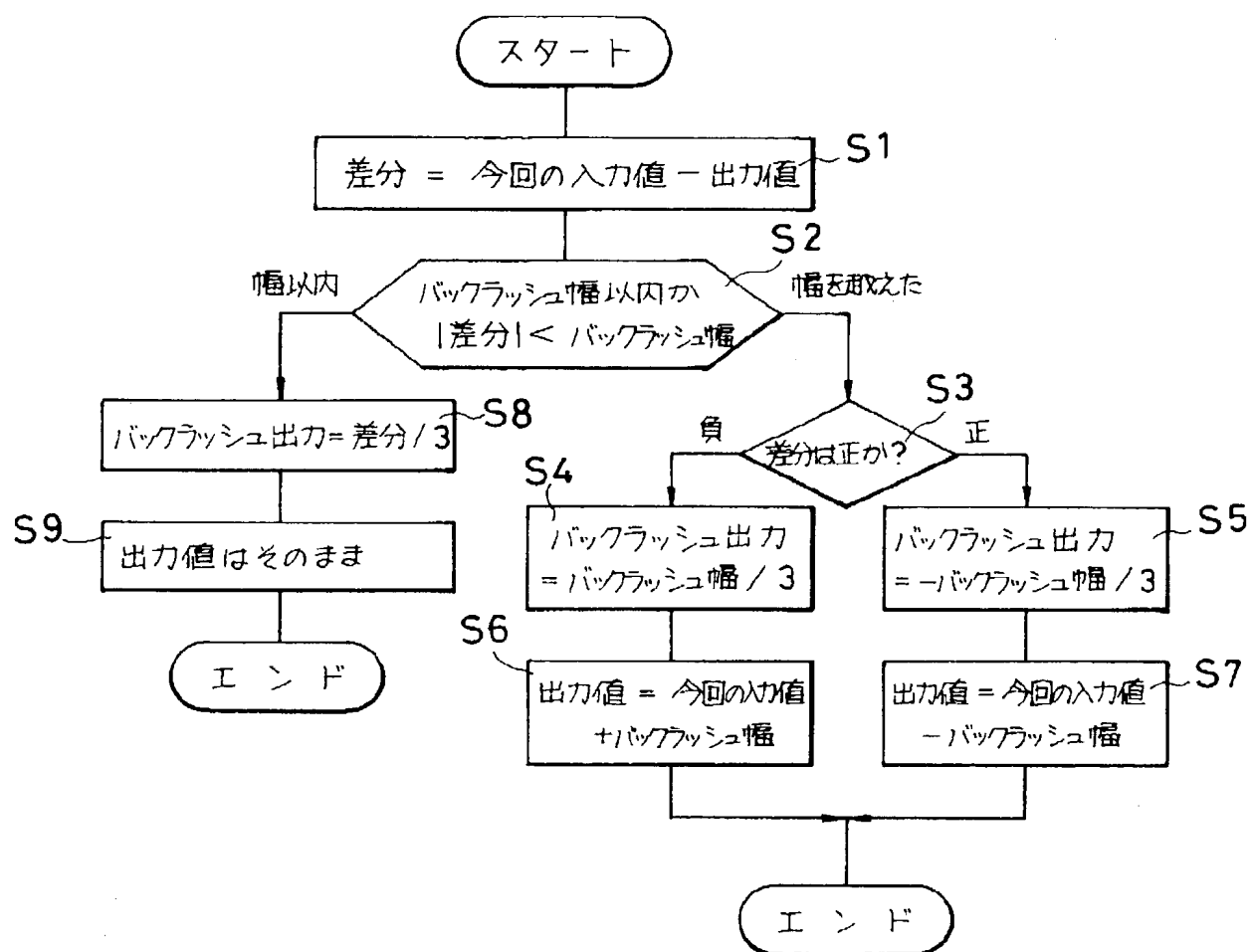
【図4】



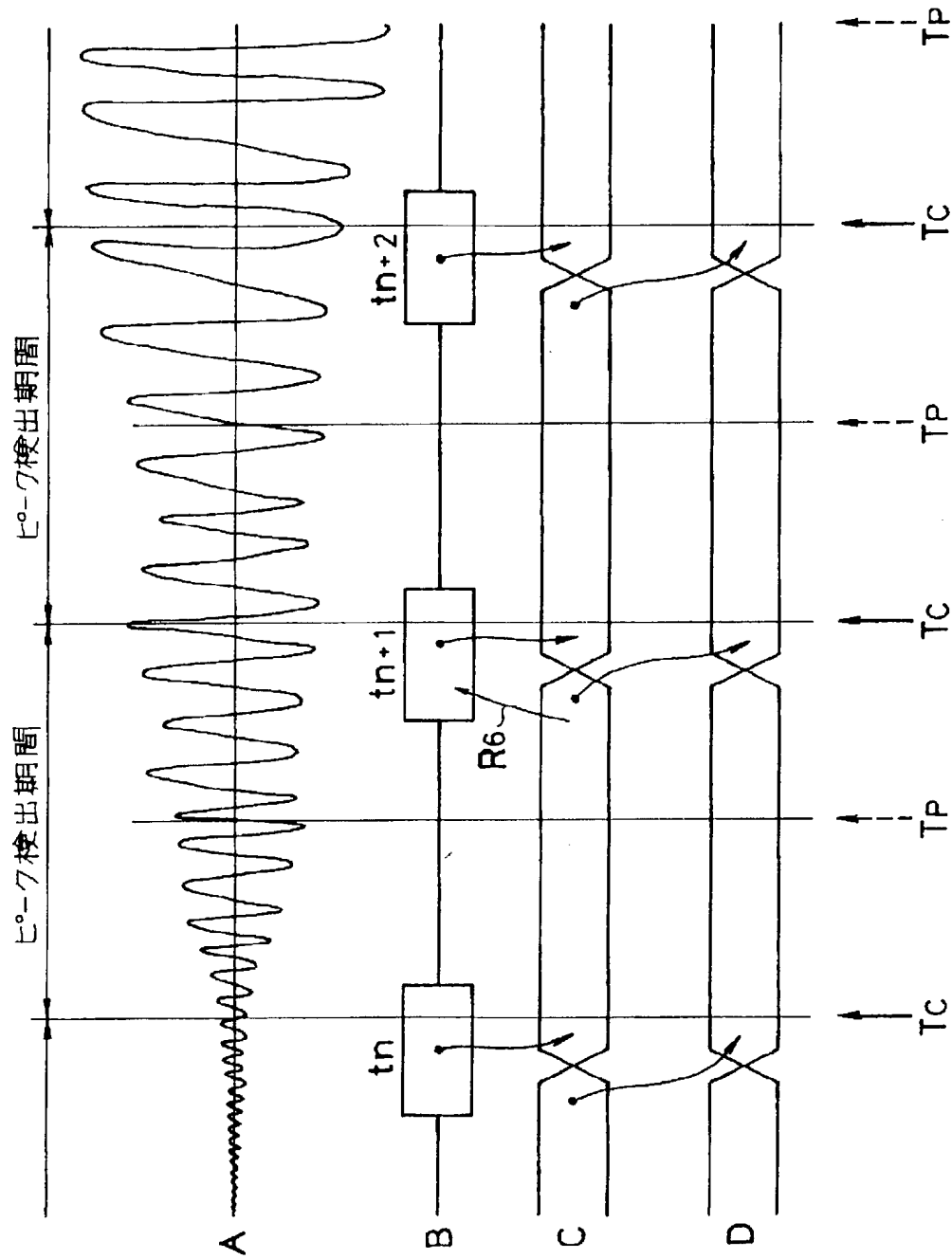
【図5】



【図6】



【図7】



【図8】

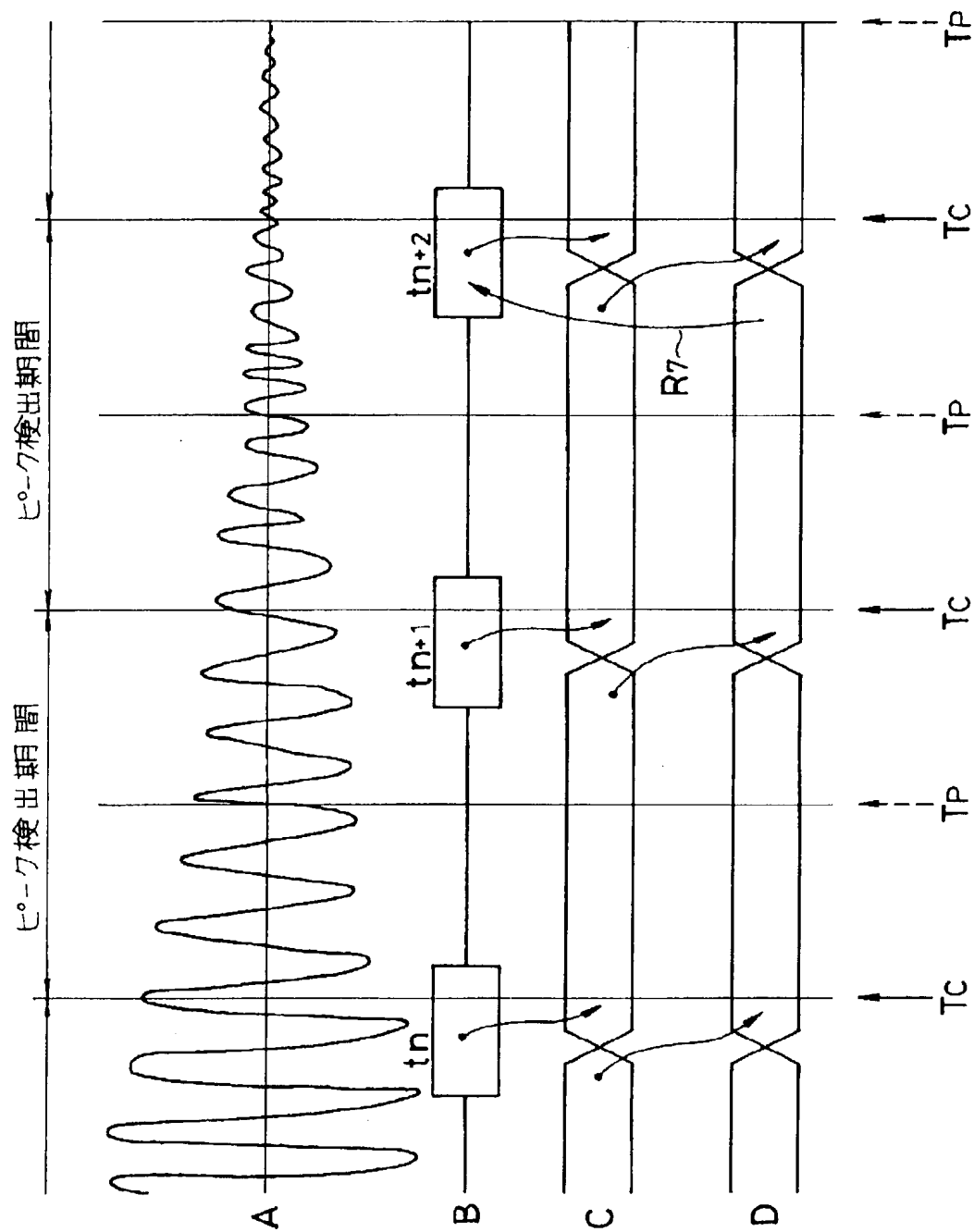


Fig. 1 is a block diagram of a portable digital voice recorder. The system includes an analog input (91) connected to an analog attenuator (1). The output of the attenuator is connected to an A/D converter (2), which is connected to a digital multiplier (3). The output of the multiplier is connected to a DSP (4) for recording (92). The DSP also outputs to a peak detector (5), a logarithmic compressor (6), and a modulator (7). The modulator outputs to a buffer (8) and a limiter (11). The limiter outputs to a normalizer (12), which outputs to a base (13). The base outputs to a low-pass filter (26) and an L.P.F. (27). The L.P.F. outputs to a limiter (25) and a buffer (24). The buffer outputs to a power supply (23) and a mode setting switch (32). The system also includes a power supply (23) and a mode setting switch (32).